

Recent progresses in STT/SOT-MRAMs for low power AI/IoT Processors

Tetsuo Endoh
(Tohoku University)

Introduction

STT-MRAM with Double CoFeB/MgO interface perpendicular MTJ has become the de facto standard technology. However, there are still issues for high density memory application and high reliable application. Furthermore, achievement of high speed and high endurance features is still challenging for STT-MRAM, because of its tradeoff relationship among the retention, endurance, and operational speed. Recently, Spin Orbit Torque (SOT) devices have been intensively researched and developed because SOT devices have the potential to achieve high speed and high endurance. To realize the practical use of SOT-MRAM for LSI applications, these issues must be addressed.

This invited speech reviews our recent progresses in STT-MRAM, SOT-MRAM for future AI/IoT processor and its systems that require ultra-low-power and high-performance computing at the same time.

STT-MRAM

We developed novel damage control integration process technologies including new low-damage MgO deposition process, low-damage RIE process, and low temperature cap process. By applying the developed damage control integration process technologies to double interface p-MTJ fabrication, TMR ratio, thermal stability factor, and switching efficiency of Double p-MTJ were successfully improved. Moreover, it was shown that despite the significant increase in thermal stability factor, the endurance of the fabricated Double p-MTJs was over 10¹⁰. Finally, with our double-interface p-MTJ technology and novel damage control integration process technologies, fabricated 128Mb STT-MRAMs successfully achieved 14ns/7ns write speed at V_{dd} of 1.2V/1.8V, respectively.

Next, for further scaling of STT-MRAM, we proposed novel Quad-interface p-MTJ technology which brings forth an increase of thermal stability factor compared with conventional Double-interface p-MTJ technology. We successfully fabricated the quad-interface MTJ using 300nm process based on the damage control integration process. The fabricated Quad p-MTJs achieved an enhancement of switching efficiency in addition to an approximately two times larger thermal stability factor without degradation of TMR ratio. The developed Quad p-MTJ technology will become an essential technology for the scaling of the STT-MRAM beyond 20nm without changing material and process sets from mass-production STT-MRAM. Moreover, the high reliable Quad p-MTJ technology with enough thermal stability factor is suitable for Automobile applications that require high temperature operation such as 150°C.

Field-free SOT-MRAM

To realize practical use of SOT-MRAM for LSI applications, we demonstrated 55 nm-CMOS/SOT-device hybrid MRAM cell with magnetic field free writing for the first time. For field free writing, we developed canted SOT device under 300 nm BEOL process with 400°C thermal tolerance. In addition, we developed its advanced process as follows; PVD process of SOT channel layer for high spin Hall angle under 400°C thermal tolerance, low damage RIE technology for high TMR/thermal stability factor, and ultra-smooth surface metal via process under SOT device to reduce contact resistance. By using the developed technologies, our canted SOT devices achieved fast write speed of 0.35 ns without magnetic field, an enough thermal stability factor of 70 for non-volatile memory (over 10 years retention), and a high TMR ratio of 167%, simultaneously. Moreover, we fabricated a field free canted SOT-MRAM cell with 55 nm CMOS technology and demonstrated its write/read performance. These technologies will open to high speed write non-volatile memory such as 1 level cache application of many kinds of application processors.

Reference

- 1) T. Endoh, "Embedded Nonvolatile Memory with STT-MRAMs and its Application for Nonvolatile Brain-Inspired VLSIs", 2017 International Symposia on VLSI Technology, Systems and Applications. (*Invited*)
- 2) T. Endoh, "Nonvolatile Logic and Smart Nonvolatile Processors with CMOS/MTJ Hybrid Technology for IoT and AI (AIoT) Edge System", 2020 International Solid-State Circuits Conference (ISSCC). (*Invited*)
- 3) T. Endoh, H. Honjo, K. Nishioka and S. Ikeda, "Recent progresses in STT-MRAM and SOT-MRAM for next generation MRAM", 2020 Symposia on VLSI Technology and Circuits, TMFS.1 (*Invited*)

Long-Range Interlayer Chiral Exchange – Known and Unknown

Chi-Feng Pai

Department of Materials Science and Engineering, National Taiwan University

In recent years, there has been a surge of interest in the practical application of interlayer Dzyaloshinskii-Moriya interaction (DMI) in multilayers and in magnetic random-access memory (MRAM) devices, driven by its ability to facilitate long-range and chirally distinct spin textures. In several of our works [1-4], we experimentally investigated the characteristics and the possible origins of interlayer DMI. The growth condition has been identified as the key to generate robust interlayer DMI. An oscillatory interlayer DMI strength is observed with the cap layer through layer thickness dependence. This characteristic demonstrates the capability of optimizing the robust field-free switching, implementing such long-range interaction into practical spintronic devices. Furthermore, by exploiting the origin mechanism of interlayer DMI, innovative azimuthal symmetry engineering protocol enables tuning it through controlled deposition conditions of individual layers at wafer-scale.

Reference

- 1) Y.-H. Huang, C.-C. Huang, W.-B. Liao, T.-Y. Chen, and C.-F. Pai, “Growth-dependent Interlayer Chiral Exchange and Field-free Switching,” *Physical Review Applied* 18, 034046 (2022).
- 2) Y.-C. Li, Y.-H. Huang, C.-C. Huang, Y.-T. Liu, and C.-F. Pai, “Field-Free Switching in Symmetry-Breaking Multilayers: The Critical Role of Interlayer Chiral Exchange,” *Physical Review Applied* 20, 024032 (2023).
- 3) C.-Y. Lin, P.-C. Wang, Y.-H. Huang, W.-B. Liao, M.-Y. Song, X. Bao, and C.-F. Pai, “Field-free Spin-Orbit Torque Switching via Oscillatory Interlayer Dzyaloshinskii–Moriya Interaction for Advanced Memory Applications,” *ACS Materials Letters* 6, 400 (2024).
- 4) Y.-H. Huang, J.-H. Han, W.-B. Liao, C.-Y. Hu, Y.-T. Liu, and C.-F. Pai, “Tailoring Interlayer Chiral Exchange by Azimuthal Symmetry Engineering,” *Nano Letters* 24, 649 (2024).

Advanced MTJ technology for high-density cross-point STT-MRAM

M. Nakayama, R. Takashima, C. Kamata, M. Toko, S. Itai, T. Koike, H. Sugiyama
H. Kanaya, Y. M. Lee, and M. Saitoh
Frontier Technology R&D Institute, KIOXIA Corporation, Yokohama, 221-0022, Japan

Latest innovative technologies such as AI, DX and deep learning increase demands for high-speed non-volatile memory with much higher density and lower cost as compared to conventional DRAM. Spin-Transfer-Torque (STT)-MRAM using perpendicular magnetic anisotropy is a promising candidate for high-density MRAM [1, 2]. Recently, demonstrations of 1-selector/1-MTJ (1S1M) cells for high-density cross-point STT-MRAM have attracted much attention [3, 4]. Toward much higher density, higher speed, and lower cost of cross-point STT-MRAM, sustainable scaling and improvement in performance and reliability of MTJ are strongly required.

In this talk, we present recent progress in key MTJ technologies toward high-density cross-point STT-MRAM. For the scaled MTJ, we introduced a novel MTJ design and demonstrated high retention and high-speed writing simultaneously towards 1Z (15-14) nm STT-MRAM [5]. Key design concept of our MTJ, called as AccelHR-MTJ (Accelerated STT-Switching and High-Retention MTJ), is to assign the functions of high retention and high-speed writing to separate magnetic layers in a storage layer. We demonstrated excellent performance such as high retention of > 10 years at 90 °C, high-speed writing at 5 ns pulse in our 14 nm AccelHR-MTJs as predicted by its design concept. Furthermore, large H_c of 4 kOe for strong magnetic immunity, large TMR ratio of 100 % with low RA of $1.7 \Omega\mu\text{m}^2$ for large read margin, and large H_{ex} of 14 kOe in SAF for stable STT switching were successfully achieved.

We also investigated the mechanism of the time-dependent degradation of MgO barrier in scaled MTJ [6]. The stress-time dependent degradation of resistance and TMR ratio was experimentally observed in tail bits under an applied voltage. The degradation can be theoretically explained by the generation of oxygen Frenkel defects at the Fe-MgO interface. A reduction in the initial oxygen vacancy in MgO is an effective method for suppressing degradation.

Our MTJ technologies provide the potential for high-density cross-point STT-MRAM.

Reference

- [1] M. Nakayama *et al.*, J. Appl. Phys. 103, 07A710 (2008).
- [2] S.-W. Chung *et al.*, 2016 International Electron Devices Meeting (IEDM), p.659.
- [3] S. Seo *et al.*, 2022 International Electron Devices Meeting (IEDM), pp. 218-221.
- [4] E. Ambrosi *et al.*, 2023 International Electron Devices Meeting (IEDM), 21-5.
- [5] M. Nakayama *et al.*, 2023 International Electron Devices Meeting (IEDM), 31-1.
- [6] R. Takashima *et al.*, 2024 IEEE International Reliability Physics Symposium (IRPS), P10.EM.

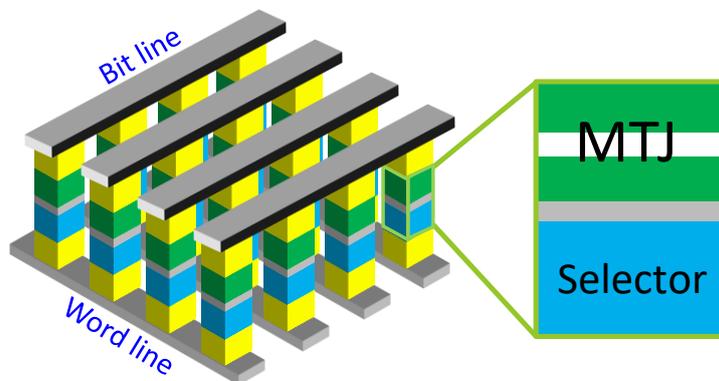


Fig.1: Schematic of cross-point STT-MRAM

Spin-Orbit Torque Based Domain Wall Motion Logic: Spin Torque Majority Gate

Dongryul Kim¹, Suhyeok An¹, Eunchong Baek¹, Jun-Su Kim¹, Soobeom Lee²,
June-Seo Kim³, Chun-Yeol You¹

¹Department of Physics and Chemistry, DGIST, Daegu, South Korea

²Center of Basic Science, DGIST, Daegu, South Korea

³Division of Nanotechnology, DGIST, Daegu, South Korea

We conducted a comprehensive study on domain wall (DW) motion-based spin torque majority gate (STMG) for advanced logic gate applications. The majority gate, a pivotal functional logic gate, outputs a true signal when half or more of the inputs are true, and false otherwise. For instance, a three-input majority gate can dynamically function as an AND/OR gate based on the third input, offering a streamlined approach to circuit design for logic family devices such as full adders and MUX. Our implementation of a majority gate leveraged spin-orbit torque (SOT)-driven DW motion within Ta/Pt/Co/Ru heterostructures. Through our unique field-free SOT switching technique via SOT¹, we successfully generated three input signals for eight distinct cases without reliance on an external magnetic field. Subsequently, we orchestrated SOT-induced DW motion seamlessly to execute the majority gate operations. To address critical requirements like cascading and fanout in logic gates, we adopted a sophisticated dynamic logic technique. Capitalizing on the inherent non-volatile properties of spin-based devices, our simulations indicate that STMG-based 32, 64, and 128-bit full adders exhibit superior performance compared to modern CMOS devices. Further in-depth insights into our research findings will be elucidated during the discussion.

Reference

- 1) S. An, *et al.* Appl. Phys. Lett. **120**, 262402 (2022).

Trends of Embedded MRAM IP Development for MCUs

Tomoya Saito

(Renesas Electronics Corporation, Tokyo, Japan)

IoT and AI technology are driving a paradigm shift toward a smart society. In the process of this shift, microcontroller units (MCUs) play a major role in a wide range of applications with secure and high-performance operation in home automation, robotics, and medical applications as well as intermittent low-energy operation in IoT endpoint applications. MCUs with embedded flash memories (eFlash) have the advantages in terms of security and faster boot load time without initial program code loading from external flash memories. Endpoint MCUs with eFlashes also contribute to low power operation powered by a battery or energy harvesting sources. On the other hand, it has become increasingly difficult to provide eFlash at advanced technology nodes such as 2Xnm and beyond because of its complex process steps, low affinity with advanced CMOS process, and the need for high-voltage transistors to support 10V-class write/erase voltages. Accordingly, embedded emerging memory have been developed and launched into mass production to replace eFlash thanks to fewer additional masks, BEOL process, and lower write voltage. This presentation will provide an overview of emerging memory and forecast future trends. Circuit technology for high-temperature read and high-speed rewrite of embedded STT-MRAM (eMRAM) will be presented, as well as the evaluation results of test chips. In addition, future prospects for MRAM technology and other emerging memory technologies are also discussed.

Currently, MRAM, ReRAM, and PCM are available as embedded non-volatile memory (eNVM), and Yole's report predicts that the eNVM market will grow at more than two times per year between 2022 and 2028, with eMRAM leading the market growth for MCUs in particular [1]. This is because MRAM IP is available from major foundries for the 2Xnm generation and beyond, which is expected to replace eFlash in a various application.

Next, the evaluation results of test chip will be presented. There are several challenges in accelerating read speed and write throughput to enhances the performance of MCUs with eMRAM, and to realize low energy write for expanding new MCU applications. These are due to intrinsic characteristics of smaller read margin especially at high temperature, and write current variation of MRAM, respectively.

In this presentation, a high-precision boosted cross-coupled sense amplifier [2], global- and local-trimming with parallel-connected resistors, and cascode-clamp MOS scheme to achieve random read access frequency of over 200MHz at high temperature of 125°C will be introduced [3]. In addition, we will also present novel write schemes (a variable parallel bit write scheme and a self-termination write scheme) to enhance the advantage of eMRAM, achieving 10.4MB/s fast rewrite throughput and 65-69% lower write energy [3-4]. These achievements using 2Xnm and/or 1Xnm process technology will enable us to continuously provide advanced MCU products with embedded non-volatile memory to expand new MCU applications.

Finally, a future emerging memory technology will be discussed. Although MRAM leads eNVM market at present, other emerging memories also have the potential to change the situation drastically with the improvements in material development and so on. The next generation eNVM and expansion of its applications will be discussed from the perspective of memory IP design.

Reference

- 1) Yole Group, Emerging Non Volatile Memory 2023 Market & Technology Report
- 2) T. Shimoi et al., VLSI2022, pp.134-135.
- 3) T. Ogawa et al., ISSCC2024, pp.290-292.
- 4) T. Ito et al., IEDM 2021, pp. 2.2.1-2.2.4.

Spintronic security devices based on magnetic random-access memory

Soogil Lee¹, Jaimin Kang², and Byong-Guk Park²

¹Department of Electronic Engineering, Gachon University, Seongnam 13120, Korea

²Department of Materials Science and Engineering, KAIST, Daejeon 34141, Korea

Security of information in Internet-of-Things (IoT) era is becoming a critical challenge because present software-based security technology is vulnerable to adversarial attacks. Recently, hardware-based security technology that utilizes natural randomness of materials and devices (e.g., physical unclonable function, PUF) has received much attention as an alternative to overcome this vulnerability [1]. In this study, we present a spintronic PUF utilizing field-free spin-orbit torque switching in ferromagnet (FM)/nonmagnet/FM trilayer structures [2]. This spintronic PUF exhibits ideal uniformity and uniqueness, which are essential PUF metrics. In addition, we also discuss the reconfigurability and reliability of this spintronic PUF. Furthermore, we demonstrate a magnetic random-access memory (MRAM) based PUF that consists 70-nm-diameter magnetic tunnel junctions [3]. We believe that our spintronic PUF offers excellent potential for enhancing the security of IoT applications because it could be compatible with current complementary-metal-oxide-semiconductor and MRAM technology.

Reference

- 1) Yansong Gao, Said F. Al-Sawari, and Derek Abbott, *Nature Electronics* 3, 81 (2020).
- 2) Soogil Lee et al, *Advanced Materials* 34, 2203558 (2022).
- 3) Jaimin Kang et al, *ACS Nano* 18, 12853 (2024).

MRAM growing into 3 terminal device

Tomoyuki Sasaki

Advanced Products Development Center, Technology & Intellectual Property HQ, TDK Corporation,
Ichikawa, Chiba 272-8558, Japan

Recently, increased energy consumption with the development of AI is becoming a major social issue. The human perception by AI technology is used in our general life. According to Jones ¹⁾, the national energy consumption in ICT, which has a 2000 TWh in 2018, is rapidly increasing. The weight of data center is changing from traditional to hyperscale data center. In particular, the energy consumption in networks and data centers regions will be increased by 5 times in 2030 on a 2018 basis. Human society must suspend this power increase. One of the solutions is edge AI. Next generation AI is demanded low power consumption with keeping computing power at edges. Currently data from sensors were sent from edge to cloud AI, after that, answer is sent from cloud AI to edge. In this case, sending data band should be wide. If we realize edge AI which is mean the recognition and judgments within edge, we can achieve social level power consumption reduction and keeping personal security data. Recently, we can use embedded-MRAM in semiconductor circuits. Mass-produced MRAM is STT-MRAM which replaces NOR-Flash, is not enough for edge AI because of slower write speed and lower integrated density than DRAM and SRAM. To use MRAM for AI, advances in MRAM technology are required.

Present STT-MRAM is trying to achieve L3 cash level memory. The challenge is to improve the write endurance because tunnel barriers break down at a certain rate under a high speed write operation. One of the solutions is SOT-MRAM which is expected to be high endurance with high write speed ²⁾. SOT-MRAM must be compared and win that it is more suitable than an SRAM in case of cutting-edge node.

We have a different choice which is Spin-memristor in Neuromorphic device ³⁾. Neuromorphic device mimics human brain. It needs memristors and analog or spike signal computing. Memristor is defined as analog memory whose conductance depends on number of electrons passing through the element. Memristor is integrated in logic circuits. Its important properties are dynamic range, linearity, symmetry and non-volatility ⁴⁾. An ideal memristor should have a linear and symmetric response with a constant and small conductance change under each write pulses.

2-terminal STT-MRAM can grow into 3-terminal SOT-MRAM and Spin-memristor. The SRAM-class generation will be tipping point for MRAM.

Reference

- 1) N. Jones: Nature **561**, 163 (2018).
- 2) Y. Shiokawa, E. Komura, Y. Ishitani, A. Tsumita, K. Suda, Y. Kakinuma and T. Sasaki: AIP Advances **9**, 035236 (2019)
- 3) T. Shibata, T. Shinohara, T. Ashida, M. Ohta, K. Ito, S. Yamada, Y. Terasaki and T. Sasaki: Appl. Phys. Express **3**, 043004 (2020)
- 4) G. W. Burr *et al.*, IEEE Trans. Elec. Dev. **62**, 3498 (2015)

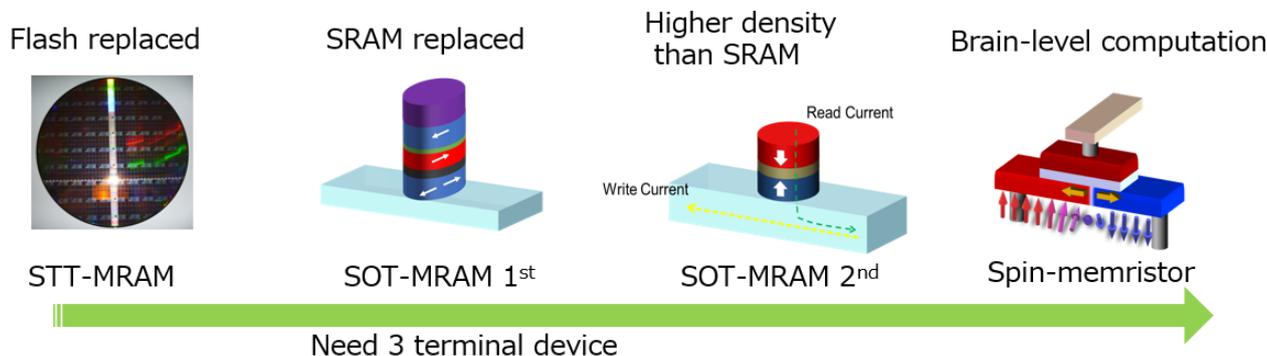


Fig. 1 MRAM Growth Roadmap

磁性を活用した高性能熱電材料の開発

森 孝雄

(物材機構、筑波大)

Development of high performance thermoelectric materials by utilizing magnetism

Takao Mori

(NIMS, U Tsukuba)

熱電高性能化原理の開拓

熱を固体素子で電気に変換することができる熱電材料およびそれを活用した熱電発電モジュールは、エネルギーハーベスティングによる無数の IoT センサーの動作電源[1]としてだけでなく、廃熱発電による省エネの大きな効果も期待される[2]。我々は、熱電高性能を阻害するパラドックスを凌駕するような、種々の高性能化の新原理を見出してきた[3]。具体的には、妥当なナノ・マイクロ構造や欠陥、結晶構造由来の低熱伝導率機構などによってフォノンを効果的に選択散乱したり、電気伝導率とゼーベック係数のトレードオフに対しては、磁性（磁気相互作用、スピン揺らぎなど）を活用することでゼーベック効果を増強してパワーファクター(PF)の増強に成功している。本講演で後者の高性能化原理に関して詳細に報告する。

電荷キャリアと磁気モーメントの相互作用により、Fe などの磁性金属において古くからマグノンドラグによって低温でゼーベック係数の小さな増加が知られていたが、近年の進歩としては、CuFeS₂ カルコパイライトなどにおいてマグノンドラグが実際に高い熱電性能、つまり高温での高いパワーファクターにつながることを示唆した [4]。最近、マグノンドラグが、準安定なホイスラー合金 Fe₂VAl 系の薄膜における巨大なパワーファクター[5]の起源であることも提案された [6]。

また、磁気秩序の無い常磁性系における磁性熱電増強原理も発見した。つまり、電荷キャリアと磁気モーメントの結合が強い場合、この相互作用がキャリアをドラッグして有効質量の増加につながり、ゼーベック係数が高まることを、最初の実証例として CuGaTe₂ における Mn ドープで見出し、Bi₂Te₃ などについても示した[7]。有効質量の増加は移動度を低下させるが、ゼーベック増強によって、総合的にパワーファクターの向上が得られた。後に、この現象はパラマグノンドラグと名付けられた。

一方で、スピンゆらぎによって、Fe₂VAl 系のゼーベック係数を高めることも明らかにした [8]。スピンエントロピーに関しても、Co 酸化物などに限らずゼーベック係数を増強することも、最近レビューされた[9]。最近のスピンゆらぎ増強などに関する進展も報告する。

これらすべての磁性を活用した熱電増強原理に関して詳述するだけでなく、開発中の幾つかの関連の熱電発電デバイスに関して報告する。例えば、n 型 CuFeS₂ 系と p 型 CuCr₂S₄ 系のオールオリジナルな磁性半導体熱電材料で作製したデバイスで 110 mW の発電を示し、超高性能の準安定ホイスラー合金 Fe₂VAl 系薄膜を活用したデバイスの作製にも成功した。

未来社会創造事業プロジェクトおよびメンバーの共同研究に謝辞申し上げます。

参考文献

- 1) *Sci. Tech. Adv. Mater.* 19, 836 (2018), *MRS Bulletin*, 43, 176 (2018).
- 2) L. E. Bell, *Science* 321, 1457 (2008), *JOM*, 68, 2673-2679 (2016).
- 3) T. Mori, *Small* 13, 1702013 (2017), *Energies*, 15, 7307 (2022), *Adv. Energy Mater.*, 11, 2101122 (2021), *Joule*, 5, 1196-1208 (2021).
- 4) *Appl. Phys. Express*, 6, 043001 (2013), *Angew. Chem. Int. Ed.* 54, 12909 (2015).
- 5) *Nature* 576 (7785) 85-90 (2019).
- 6) *Phys. Rev. B*, 104, 214421 (2021).
- 7) *J. Mater. Chem. A*, 5, 7545 (2017), *Mater. Today Phys.*, 9, 100090 (2019), *ACS Appl. Energy Mater.*, 5, 3845 (2022), 6, 18, 9646 (2023).
- 8) *Science Advances*, 5, eaat5935 (2019).
- 9) *Sci. Tech. Adv. Mater.*, 22, 583-596 (2021).

磁気秩序下における熱電効果の最近の進展： マグノンドラッグ効果を中心に

松浦弘泰
(東大理)

Recent Progress in Thermoelectric Effects in Magnetic States Focusing on Magnon Drag Effect
Hiroyasu Matsuura
(Department of Physics, University of Tokyo)

温度勾配を電圧に変換する熱電効果（ゼーベック効果）は古くから知られた現象であるが、最近、カーボンニュートラルを始めとした持続可能な社会のための電源候補として注目されており、熱電効率のよい新材料設計指針の確立が期待されている。

熱電材料設計には温度勾配により生じる多様な熱流とその役割を理解することが重要となる。例えば、温度勾配下では電子による熱流だけでなくフォノンによる熱流も生じ、その結果、フォノンの熱流が電子の流れを牽引（ドラッグ）し巨大な熱電効果を示すことがあるためである。この熱電現象はフォノンドラッグ効果と呼ばれ 1940 年代に理論的に提案された^{1,2)}。その後、1950 年代にシリコンやゲルマニウムなどの半導体、その後、貴金属やアルミニウムなどの単純金属でも実験的に発見されている³⁾。最近では FeSb₂ においてフォノンドラッグによる数十 mV/K 程度の非常に大きなゼーベック係数や、薄膜・基板系において基板のフォノンに誘起された薄膜でのフォノンドラッグ現象が観測され、実験・理論の双方の観点から興味を持たれ精力的な研究が行われている^{2,3)}。

フォノンドラッグ効果と類似した現象として、マグノンドラッグ効果が知られている。マグノンドラッグ効果とは、磁性体に温度勾配を印加した際、磁性体の素励起であるマグノンによる熱流が電子とマグノン間の相互作用により電子の流れを牽引する現象である。この現象はフォノンドラッグ効果発見後の 1960 年代に理論的に提案され⁴⁾、その後、鉄で観測された⁵⁾。フォノンドラッグ効果と類似した現象であるが、フォノンドラッグ効果が数十ケルビンの低温で見られる現象であるのに対し、マグノンドラッグ効果は常温付近で見られることが多く、常温での熱電材料のための設計指針として期待されている。

マグノンドラッグ効果の候補物質としてこれまで、上述した鉄や、ニッケル、コバルトなどの遷移金属が知られているが⁶⁾、最近、著者らは常温で大きな熱電効果を示す鉄ホイスラー薄膜⁷⁾や磁性半導体であるカルコパイライト化合物 CuFeS₂⁸⁾でマグノンドラッグ効果による巨大な熱電効果の可能性について検討した⁹⁾。

そこで本講演では、マグノンドラッグと相補的であるフォノンドラッグの最近の進展も取り入れながら、磁性体での特異な熱電効果であるマグノンドラッグ効果についての最近の進展について紹介する予定である。

参考文献

- 1) L. Gurevich, J. Phys. USSR **9**, 477 (1945); **10**, 67 (1946).
- 2) フォノンドラッグ効果の最近のレビューとして、松浦弘泰、高橋英史、片瀬貴義: 固体物理 **59** 85 (2024).
- 3) H. Matsuura, et al.: J. Phys. Soc. Jpn. **88**, 074601 (2019); フォノンドラッグ効果の理論研究のレビューとして、松浦弘泰、前橋英明、小形正男、福山英敏: 固体物理 **55** 325 (2024).
- 4) M. Bailyn: Phys. Rev. **126**, 2040 (1962).
- 5) F. J. Blatt, et al.: Phys. Rev. Lett. **18**, 395 (1967).
- 6) S. J. Watzman, et al.: Phys. Rev. B **94**, 144407 (2016).
- 7) B. Hinterleitner, et al.: Nature (London) **576**, 85 (2019).
- 8) R. Ang, et al.: Angew. Chem. Int. Ed. **54**, 1 (2015).
- 9) H. Matsuura et al.: Phys. Rev. B **104**, 214421 (2021).

低次元結晶構造をもつ三元遷移金属テルル化物の熱電特性

岡本 佳比古
(東大物性研)

Thermoelectric properties of ternary transition-metal tellurides with low-dimensional crystal structure

Yoshihiko Okamoto
(ISSP, Univ. Tokyo)

はじめに

Bi_2Te_3 系、 PbTe 系、 Si-Ge 合金といった実用熱電変換材料はいずれも単純な結晶構造をもつ。これらを超える高い性能をもつ新材料の開拓は容易でないが、結晶構造の自由度を上手に生かせるような、複雑な結晶構造をもつ物質に着目して新材料を開拓すれば、これらを凌駕する新材料候補を発見できるかもしれない。実際、籠状構造や複合欠陥の導入による格子熱伝導率の低減はこれまでの新材料開拓において成果を挙げてきた。本講演で着目する $5d$ や $4d$ 遷移金属元素のテルル化物は、広がった $5d/4d$ 軌道と Te の $5p$ 軌道がかみ合うことにより、個性豊かで多彩な結晶構造が現れる舞台である。結晶構造の特徴を生かして高い熱電性能が実現し得るだけでなく、 d 電子がもつ磁性も熱電性能の向上に寄与し得る。本講演では、低次元結晶構造をもつ三元遷移金属テルル化物 Ta_4SiTe_4 と $\text{Ta}_2\text{Ni}_3\text{Te}_5$ を中心に、講演者らが取り組んできた熱電変換材料開拓の成果を紹介する。それに基づいて、高い熱電変換性能の実現にとって特徴的な結晶構造と遷移金属元素の担う役割について議論する。

一次元ファンデルワールス結晶 Ta_4SiTe_4

Ta_4SiTe_4 は Ta_4SiTe_4 鎖が Te 原子間に働くファンデルワールス結合で結びついた、一次元ファンデルワールス結晶と呼べるユニークな結晶構造をもつ (Fig. 1 挿入図)。講演者らは Ta_4SiTe_4 針状結晶を合成し、電気抵抗率とゼーベック係数を測定したところ、Fig. 1 に示したように、熱電変換材料として十分に小さい電気抵抗率を示しながら、最大で $|S| = 400 \mu\text{V K}^{-1}$ に達する巨大な負のゼーベック係数を室温以下の温度領域で示すことを見出した¹⁾。このような低温領域における高い熱電変換性能の実現にとって、一次元ディラック半金属と解釈できるような本物質の電子状態のもつ特徴が重要な役割を果たしていることが示唆された²⁾。

擬一次元ファンデルワールス結晶 $\text{Ta}_2\text{Ni}_3\text{Te}_5$

$\text{Ta}_2\text{Ni}_3\text{Te}_5$ は、 Ta 原子と Ni 原子が縞状に並んだ $\text{Ta}_2\text{Ni}_3\text{Te}_5$ 層が Te 原子間に働くファンデルワールス結合で結びついた、擬一次元ファンデルワールス結晶と呼べる結晶構造をもつ。現時点では元素置換効果の全体像は明らかになっていないが、室温以下の温度領域において、数 $\text{m}\Omega \text{ cm}$ の小さい電気抵抗率を示しながら、 $S > 100 \mu\text{V K}^{-1}$ の大きなゼーベック係数を示す結晶が得られている。このような高い熱電変換性能の実現にとって、擬一次元的といえる結晶構造が重要な役割を果たしている可能性がある。

本研究は、松永文弥、安部泰弘、吉川侑磨、和田泰地、井ノ原拓実、竹中康司、山川洋一、磯村大和、大熊隆太郎、山浦淳一の各氏を中心とする多くの方との共同研究である。この場を借りて感謝申し上げます。

参考文献

- 1) T. Inohara, Y. Okamoto, Y. Yamakawa, A. Yamakage, and K. Takenaka, *Appl. Phys. Lett.* **110**, 183901 (2017).
- 2) F. Matsunaga, Y. Okamoto, Y. Yokoyama, K. Takehana, Y. Imanaka, Y. Nakamura, H. Kishida, S. Kawano, K. Matsuhira, and K. Takenaka, *Phys. Rev. B* **109**, L161105 (2024).

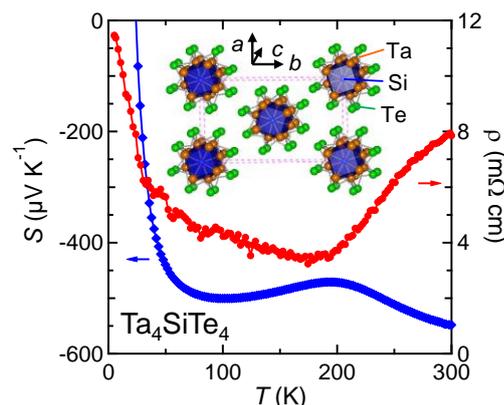


Fig. 1. Seebeck coefficient and electrical resistivity of Ta_4SiTe_4 . The inset shows the crystal structure of Ta_4SiTe_4 .

擬一次元半金属 Ta_2PdSe_6 の磁気熱電物性

中埜彰俊
(名大院理)

Magneto-thermoelectric properties of a pseudo one-dimensional semimetal Ta_2PdSe_6

Akitoshi Nakano

(Department of physics, Nagoya Univ.)

近年、半金属における熱電物質開発に注目が集まっている¹⁾。半金属は従来の半導体熱電物質開発で最適とされていた $10^{19}\sim 10^{20}\text{cm}^{-3}$ 程度のキャリア濃度が不純物置換なしで実現可能である。また通常の金属と比べて高い移動度を持つ傾向があることから、高い伝導度を得るのにも適している。一方で、電子と正孔が共存することによるゼーベック係数の補償は熱電特性を大きく損なわせるために、これを低減することが物質設計の要となる。理論的には、電子・正孔バンドの状態密度有効質量を非対称にする方法が提案されているが、依然として熱電半金属の物質例は少ない。

我々は最近、層状遷移金属カルコゲナイド Ta_2PdSe_6 の熱電物性に注目している。 Ta_2PdSe_6 は TaSe_6 プリズムが面共有してなす一次元鎖と、 PdSe_4 平面が積み重なって形成される一次元鎖が 2 対 1 で組み合わせることで層を構成する擬一次元物質であり²⁾、第一原理計算によって半金属的な電子状態を有することが予言されている。Fig.1 にはこの系の電力因子を他の半導体熱電材料と比較して示した。ここで電力因子とは、熱電物質に温度差を 1 K 与えたときに得られる電力の目安となる量であり、ゼーベック係数 S と伝導度 σ によって $S^2\sigma$ と表される。我々は Ta_2PdSe_6 が 15 K において $2.4 \text{ mWcm}^{-1}\text{K}^{-2}$ に及ぶ桁外れに大きな電力因子を示すことを発見した³⁾。この熱電特性は、20 K 付近で $10^6 \Omega^{-1}\text{cm}^{-1}$ を上回る高い伝導度と $40 \mu\text{VK}^{-1}$ 程度の高いゼーベック係数が両立していることに支えられている。すなわち、この系は何らかの起源によりゼーベック係数の補償が抑制された“非補償”半金属状態にあることが示唆される。また、この系では通常の金属では成り立つはずの Wiedemann-Franz 側が著しく破れており、巨大な電力因子と相まって、20 K 付近としてはこれまでの熱電材料の中で最大級の性能指数を示す。

この巨大な電力因子の起源に迫るため極低温における磁気輸送係数測定を行ったところ、本系は低密度かつ同数の電子と正孔が著しく異なる移動度で運動するという特異なキャリアダイナミクスを示す半金属であることが分かった。当日の講演ではこれらの詳細について議論し、さらに磁場下における横熱電応答に関する最新の結果を紹介する予定である。

参考文献

- 1) M. Markov et al., Phys. Rev. M, 3, 095401 (2019)
- 2) D. A. Keszler et al., Inorg. Chem. 24, 3063 (1985)
- 3) A. Nakano et al., J. Phys. Energy 4, 044004 (2021)
- 4) N. W. Gaultois et al., Chem. Mater. 25, 2911 (2013)

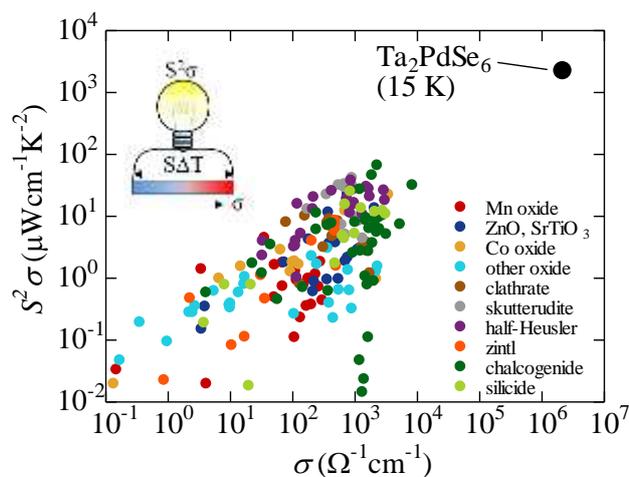


Fig.1 Comparison of the power factor between Ta_2PdSe_6 and other thermoelectric semiconductors⁴⁾.

スピン・結晶自由度が絡む熱電材料の探索

高橋英史
(阪大基礎工)

Exploration of thermoelectric materials involving spin and crystal degrees of freedom
Hidefumi Takahashi
(Osaka Univ)

はじめに

ビスマス・テルル系材料に代表される、半導体熱電材料の多くは室温から高温領域で高い熱電性能を示す。一方、室温から低温領域において、熱電性能を評価する指標の一つである出力因子が、通常の半導体材料を凌駕する巨大な値を示す材料がある。例えば Fig.1 に示す YbAgCu_4 や $\text{Na}_{0.88}\text{CoO}_2$ では 100K 以下の低温で Bi_2Te_3 の 3 倍程度の出力因子を示す¹⁾。その要因として固体の持つスピン自由度に由来した重い電子状態や強相関効果の可能性が指摘されている。また FeSb_2 と呼ばれる物質ではフォノンドラッグにより、低温 (10 K) で -45 mV/K という巨大なゼーベック係数と同時に、非常に大きな出力因子 ($\sim 2000 \mu\text{W}/\text{K}^2\text{cm}$) が報告された²⁾。さらに最近、250 K 付近において非極性構造をもつ高温相から極性構造をもつ低温相へ構造相転移を示す珍しい半金属である層状遷移金属ダイカルコゲナイド MoTe_2 において、Fig.1 に示すような低温での大きな出力因子を発見した¹⁾。これらは、固体の持つスピン、フォノン、構造相転移の自由度を制御することで高い熱電性能を示す可能性を示唆している。

実験結果

Co 酸化物に代表される強相関材料では、高いスピン自由度 (スピンエントロピー) に由来した高い熱電性能の実現が提案されている。そこで、圧力によりスピン状態が変えられる Co 酸化物 $\text{Sr}_{1-x}\text{Y}_x\text{CoO}_{3-\delta}$ を用い、スピン状態変化に伴うスピンエントロピー変化とゼーベック係数との関係性を明らかにした³⁾。

さらに、 FeSb_2 では結晶サイズを変えた場合での、電気抵抗率、ゼーベック係数、熱伝導率の変化を系統的に解析することで、フォノンドラッグ効果の定量的な解析を可能にした。この解析からフォノンドラッグにおける電子状態の重要性を解明した⁴⁾。

そして MoTe_2 では、構造相転移温度を圧力を用い減少させたときに、構造相転移が消失する臨界圧力近傍でゼーベック効果が増大し、高い出力因子が実現することを見出した¹⁾。これは構造相転移に由来したフォノンバンドのソフト化の影響が考えられ、構造相転移の自由度が熱電性能に影響する可能性を示唆している。

以上のように、固体の持つ様々な自由度が低温における熱電物性に影響を与える可能性を示す実験結果を得ており、今回は MoTe_2 の結果を中心にその詳細について紹介する。

参考文献

- 1) H. Takahashi et al., Phys. Rev. B 100, 195130 (2019).
- 2) A. Bentien et al., EPL 80, 17008 (2007).
- 3) H. Takahashi et al., Phys. Rev. B 98, 024405 (2018).
- 4) H. Takahashi et al., Nat. Commun. 7, 12732 (2016).

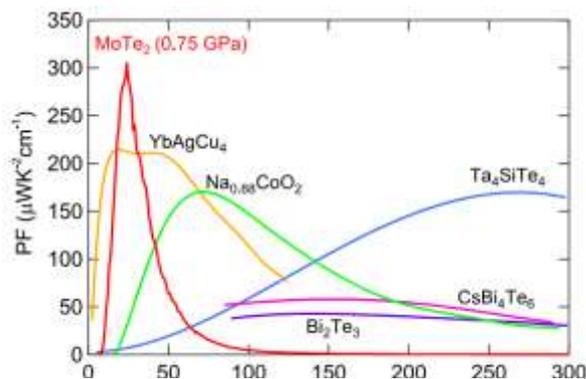


Fig.1: Power factors as a function of temperature for various materials.

横型熱電モジュールの実現に向けたゴニオ極性材料の開発と磁性元素ドーピング効果

後藤陽介
(産業技術総合研究所)

Development of goniopolar materials for transverse thermoelectrics and the effect of magnetic element substitution

Y. Goto

National Institute of Advanced Industrial Science and Technology (AIST)

はじめに

現行の熱電モジュールは、p型・n型半導体を電極を用いて組み立てる、いわゆるパイ型構造をしている。温度差によって熱起電力が生じるゼーベック効果を利用するため、必然的に温度差と発電は同方向となる(「縦型」構造)。しかし、電極・熱電材料の界面部分が高温になることで元素拡散等の反応が起きてしまい、モジュールが劣化するという課題を抱えている。これに対し、温度差と発電方向が直交する「横型」熱電モジュールは、電極界面を高温熱源と空間的に分離可能であることから、優れた耐久性を有するという長所が期待できる。本研究では、横型熱電モジュールを実現するために、ひとつの材料中でキャリア極性(p型・n型)が方向によって変化する「ゴニオ極性材料」について紹介する。ゴニオ極性材料においては、ゼーベックテンソルの非対角項が有限の値を保つため、温度差とは異なる方向に起電力を生じる。我々は最近、 Mg_3Sb_2 および Mg_3Bi_2 単結晶を作製し、これらがゴニオ極性材料であることを報告したり。本講演では、これらの熱電特性の実験結果、および第一原理計算を用いたゴニオ極性の起源解明について発表する。さらに、性能向上のための磁性元素ドーピングの検討についても報告予定である。

結果

Mg_3Sb_2 単結晶を作製しゼーベック係数を測定したところ、層状構造の面内、面間方向のゼーベック係数はそれぞれ $S_{IP} = -222 \mu\text{V}/\text{K}$ 、 $S_{CP} = +227 \mu\text{V}/\text{K}$ であった。すなわち、測定方向によってp型、n型が変化するゴニオ極性を示していることがわかった。しかし、この試料におけるキャリア密度は $1.8 \times 10^{17} \text{cm}^{-3}$ であり、電気抵抗率が高かった。電子ドーピングによりキャリア密度を 10^{19}cm^{-3} まで高めると、ゴニオ極性が失われ、等方的なn型半導体になった。 Mg_3Bi_2 の場合も同様にゴニオ極性を示したが、 10^{19}cm^{-3} のキャリア密度領域であってもゴニオ極性を維持していた。これは Mg_3Sb_2 がバンドギャップを有する半導体であるのに対し、 Mg_3Bi_2 は電子バンド、ホールバンドが重なり合った半金属的な電子構造を有することに由来する。

Mg_3Sb_2 および Mg_3Bi_2 においてゴニオ極性が発現する起源を解明するため、第一原理計算を行った。電子バンドは主にMg 3s軌道から構成され、等方的なバンド構造をしている。これに対し、ホールバンドは主にSb/Biの p_z 軌道により構成されている。すなわち、c軸方向に電子軌道が大きく広がっていることに由来して、結晶の面間方向のみ小さな有効質量を持つことがわかった。このように、等方的な電子バンドと、異方的なホールバンドの組み合わせにより、ゴニオ極性が発現しているということが出来る。実際、ボルツマン輸送方程式を解くことでゼーベック係数のキャリア密度に対する変化を計算すると、実験結果をおおむね指示する結果を得た。

ゴニオ極性を示す物質は、数年前までは10種類程度に限られていた。本研究で示したバンド異方性に基づく物質探索は、新しいゴニオ極性材料の設計指針となると考えられる。

参考文献

- 1) Y. Goto, H. Usui, M. Murata, J. E. Goldberger, J. P. Heremans, and C. Lee, Chem. Mater. **36**, 2018 (2024).

遷移金属化合物における磁気・電気・熱電特性の電界制御

清水 直¹、三輪 一元²、小野 新平²¹富山県立大、²電中研

Electric field control of magnetic, electric, thermoelectric properties in transition metal compounds

S. Shimizu¹, K. Miwa², S. Ono²¹Toyama Prefectural Univ., ²CRIEPI

イオン液体や電解質溶液をゲート絶縁体に用いた電気二重層トランジスタの手法は、様々な物質に対して高密度なキャリア注入を可能にする[1]。対象とする物質は、トランジスタのチャンネルとして一般的な無機・有機半導体はもちろんのこと、単体金属や超伝導物質まで多岐に渡る。チャンネル部におけるキャリア蓄積層の厚さとして数 nm を仮定すると、体積キャリア密度は $10^{21} \sim 10^{22} \text{ cm}^{-3}$ に達し、電界誘起超伝導や金属絶縁体転移などが実現される[2]。また、固液界面での強電界を利用したバルクへのイオン注入や酸素欠損の形成が可能となり、非常に広範囲なキャリア密度の変調及び物性探索が可能となる[3]。

我々は、この液体ゲート法を用い、電気、磁気、及び熱電特性の電界による制御に取り組んできた[1]。例えば、典型的な酸化物半導体の一つである WO_3 から電気二重層トランジスタを作製すると、図 1 に示すように、ゲート電圧 V_G の印加により電気抵抗の温度依存性が絶縁体から金属的な振る舞いへ連続的に変化する[4]。また、一般に熱電特性の研究においては、ゼーベック係数や電気伝導度のキャリア濃度依存性を調べるが、液体ゲート法ではキャリア濃度（もしくはフェルミ準位）を外部電圧で精密に制御することが可能となる。これは、複雑なバンド構造をもつ物質、またバルクの化学置換による系統的なドーピングが困難な物質の熱電特性の研究において威力を発揮する[5]。

本講演では、我々がいくつかの物質に対して行った、液体ゲート法を用いた電気・磁気・熱電特性の電界制御について報告する。また、本手法は様々な無機・有機半導体に適用可能であるので、これまでの結果や進捗状況を議論することにより、他の研究グループとの将来的な共同研究の可能性も探りたい。

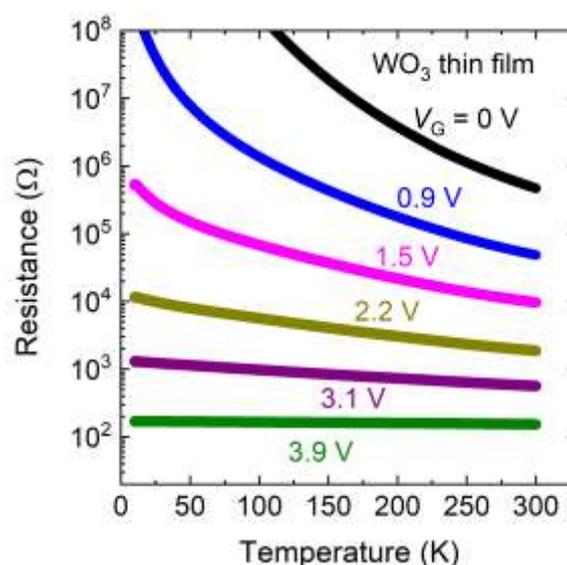


図 1: WO_3 薄膜における電気抵抗の温度依存性。ゲート電圧 V_G の増加とともに電気抵抗が減少する。

参考文献

- 1) S. Bisri, S. Shimizu, M. Nakano, Y. Iwasa, *Adv. Mater.* **29** (2017) 1607054.
- 2) K. Ueno et al., *Nature Mater.* **7** (2008) 855.
- 3) M. Rajapakse et al., *npj 2D Mater. Appi.* **5**, (2021) 30.
- 4) S. Shimizu et al., *Sci. Rep.* **12**, (2022) 7292.
- 5) S. Shimizu et al., *Small* **12**, (2016) 3388.

謝辞

本研究は、JSPS 科研費 JP20H02830, JP20KK0318, JP23K20278 及び富山第一銀行奨学財団(令和 6 年度研究助成) の支援を受けたものである。